

## 拒絶理由通知書

特許出願の番号	特願 2000-150302
起案日	平成15年 9月10日
特許庁審査官	堀田 和義 8840 5N00
特許出願人代理人	池内 寛幸 (外 5名) 様
適用条文	第29条第2項

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

## 理 由

この出願の請求項1～7、11～13、15、16に係る発明は、その出願前日本国内又は外国において頒布された下記の刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

## 記

引用刊行物1：特開平11-150230号公報  
引用刊行物2：特開平9-51266号公報  
引用刊行物3：特開平4-38791号公報  
引用刊行物4：特開平1-290191号公報  
引用刊行物5：特開平4-352467号公報  
引用刊行物6：特開昭63-211193号公報  
引用刊行物7：特開平5-189968号公報  
引用刊行物8：特開平5-47184号公報  
引用刊行物9：特開平9-330590号公報  
引用刊行物10：特開平10-70243号公報  
引用刊行物11：特開平5-47934号公報  
引用刊行物12：特開昭62-188241号公報

引用刊行物1には、以下の事項が記載されている。

(1) 「【0037】本発明の目的は、複雑な回路を必要とせずに、精度の高い負電圧を生成することができる負電圧生成回路を提供することである。

## 【0038】

【課題を解決するための手段】 上記目的を達成するために、本発明の負電圧生成回路は、電源電圧とグランド電位との間の電圧値を有する定電圧を生成し基準電圧として出力する基準電圧発生回路と、前記基準電圧と負電圧との間の電圧を分割して分圧電圧として出力し、前記負電圧が設定したい電圧値となった場合に前記分圧電圧がグランド電位となるように設定されている分圧回路と、前記分圧電圧の電圧値をグランド電位と比較し、前記分圧電圧の電圧値がグランド電位より高い場合にはオシレータ制御信号をアクティブとし、前記分圧電圧の電圧値がグランド電位より低い場合には前記オシレータ制御信号をインアクティブとする比較回路と、前記オシレータ制御信号がアクティブとなると位相が反対の第1および第2の2つのオシレータ出力信号を生成し出力するオシレータと、前記第1のオシレータ出力信号を入力して第1の相補パルス信号として出力し、前記第2のオシレータ出力信号を入力して第2の相補パルス信号として出力しするクロックバッファと、前記第1および前記第2の相補パルス信号から前記負電圧を生成し出力する負電圧チャージポンプとから構成される。

【0039】 本発明は、基準電圧発生回路を用いて電源電圧から定電圧を生成して基準電圧として分圧回路に入力するようにしているので、分圧回路は電源電圧の変動の影響を受けずに分圧電圧を生成することができ、負電圧が設定したい電圧となった場合に分圧回路から出力される分圧電圧がグランド電位となるように分圧回路は設定されているので比較回路は分圧電圧を電位の安定したグランド電位と比較することによりオシレータ制御信号を生成するようにしたものである。

【0040】 したがって、比較回路に複雑な回路を必要とせずに、精度の高い負電圧を生成することができる。

【0041】 本発明の実施態様によれば、前記分圧回路が、前記電源電圧とグランド電位との間に直列に接続された複数の抵抗からなる抵抗分割回路である。」

## 【請求項1～3に係る発明に対して】

1. 上記(1)の記載を参照されたい。引用刊行物2も参照されたい。

## 【請求項4に係る発明に対して】

2. 引用刊行物1に記載された発明(以下、「引用発明」という。)の比較回路を構成するトランジスタのうち、Nチャネルトランジスタの基板に印加する電圧をすべて接地電位とする点に格別の困難性はない。

## 【請求項5に係る発明に対して】

3. 引用発明の基準電圧発生回路として、引用刊行物3に記載された内部降圧器を用いる点に格別の困難性はない。

## 【請求項6に係る発明に対して】

4. 引用発明 4 を参照されたい。

【請求項 7 に係る発明に対して】

5. 引用刊行物 1 の【図 6】には、分圧回路を構成する N チャネル MOS トランジスタのコンダクタンスを変化させることで分圧電圧 102 がグランド電位となる負電圧 104 を調整することが記載されている。

該記載の示唆に従って、引用刊行物 1 の【図 2】に記載された分圧回路を構成する抵抗の抵抗値変化させることで分圧電圧 102 がグランド電位となる負電圧 104 を調整できるようにすることは、当業者ならば容易に想到し得るものである。

なお、基板電圧発生回路において、カレントミラー回路を構成するトランジスタのサイズを変化させて、出力電圧の調整を行うのは常套手段にすぎない。

【請求項 11 に係る発明に対して】

6. 半導体集積回路が、異なる機能を有する複数のブロックから構成されるときに、前記複数の機能ブロックの各々に供給する異なる所定の負電圧を発生する複数の負電圧発生回路を備えるのは周知（引用刊行物 5～7 を参照されたい。）である。

また、半導体集積回路において、複数の内部電源発生回路の各々に共通の基準電圧発生回路 VR を設けるのは周知技術（引用刊行物 8 を参照されたい。）であるから、該周知技術に従って、複数の負電圧発生回路の各々に共通の定電圧発生回路を備えるようにすることは、当業者ならば容易に想到し得るものである。

【請求項 12 に係る発明に対して】

7. 引用刊行物 9 の段落【0046】～【0050】に記載されているように、負電圧発生回路に加えて、正電圧発生回路を付加する点に格別の困難性はない。

また、半導体集積回路において、複数の内部電源発生回路の各々に共通の基準電圧発生回路 VR を設けるのは周知技術（引用刊行物 8 を参照されたい。）であるから、該周知技術に従って、負電圧発生回路および正電圧発生回路の各々に共通の定電圧発生回路を備えるようにすることは、当業者ならば容易に想到し得るものである。

【請求項 13 に係る発明に対して】

8. 半導体集積回路の機能ブロックに所定の電圧を外部（パッド電極）から印加して検査を行う点に格別の困難性はない。必要ならば、引用刊行物 10 を参照されたい。

また、半導体集積回路において、検査の結果により機能ブロックの良否判定を行い、良品と判定された機能ブロックに対してのみ配線接続を行うのは技術常識（引用刊行物 11、12 を参照されたい。）であるから、良品と判定された機能

ブロックに対してのみ負電圧発生回路から所定の負電圧を供給することになるのは当然である。

【請求項 1 5 に係る発明に対して】

9. 引用発明はフラッシュメモリを有する半導体集積回路に関する発明である。

引用発明の半導体集積回路を I C 部とし、光および磁気的一方もしくは両方を用いた記録手段を備えた記録装置を構成する点に格別の困難性はない。

【請求項 1 6 に係る発明に対して】

1 0. 引用発明の半導体集積回路を用いて、通信機器を構成する点に格別の困難性はない。

この拒絶理由通知書中で指摘した請求項以外の請求項に係る発明については、現時点では、拒絶の理由を発見しない。拒絶の理由が新たに発見された場合には拒絶の理由が通知される。

---

#### 先行技術文献調査結果の記録

- ・ 調査した分野      I P C 第 7 版   G 1 1 C 1 1 / 4 0 7 4  
                            D B 名
- ・ 先行技術文献      特開 2 0 0 1 - 3 3 2 6 9 6 号公報  
                            特開平 1 0 - 2 3 9 3 5 7 号公報  
                            特開平 1 1 - 3 3 9 4 7 0 号公報

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。